

# ITESO

Universidad Jesuita  
de Guadalajara

PRÁCTICA 1

**“Unidad lógica-aritmética”**

FUNDAMENTOS DE MICROPROCESADORES Y  
MICROCONTROLADORES

INTEGRANTES:

Lilia Arceli Lobato Martínez      IE706937

Jorge Karim Naciff Maldonnat      IE708501

Gustavo Gutierrez Iñiguez      IE709414

13-FEBRERO-2018

## DESARROLLO TEÓRICO

En este reporte se narra el armado de una ALU básica con 2 instrucciones aritméticas y 2 instrucciones lógicas a la que se le proporcionan las instrucciones (2 bits) y 2 operandos (4 bits) con un DIPSW.

Antes de continuar, es importante entender lo que se está cableando. Una unidad aritmética lógica (ALU) es un circuito digital que calcula operaciones aritméticas (sumas, resta, multiplicación, etc) y operaciones lógicas (AND, OR, NOT, etc) entre valores que le son proporcionados.

A grandes rasgos, una ALU de 2 bits con dos operandos (A y B) se comporta como en el diagrama. Cada bit de la ALU se procesa de la misma forma, con la excepción del bit de acarreo.

Las entradas A y B se conectan a 4 compuertas (XOR, AND, OR y un sumador completo) con las que se realizarán operaciones lógicas y aritméticas.

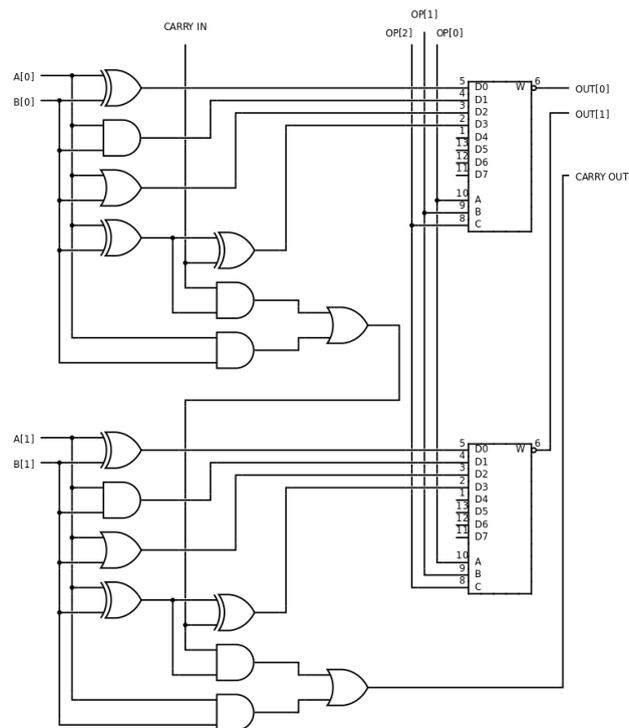
A la salida de estas compuertas se espera la multiplexación de los datos. Las cada salida de compuerta se convierte en entrada, a estas se le suman las entradas OP que determinan cual de las funciones se va a realizar:

OP = 000 → XOR

OP = 001 → AND

OP = 010 → OR

OP = 011 → Sumador



Para la realización de nuestra ALU utilizamos 5 tipos de compuertas lógicas distintas:

**NAND:** produce una salida falsa solamente si todas sus entradas son verdaderas; por tanto, su salida es complemento a la de la puerta AND

**OR:** cuando todas sus entradas están en 0 (cero) o en BAJA, su salida está en 0 o en BAJA, mientras que cuando al menos una o ambas entradas están en 1 o en ALTA, su SALIDA va a estar en 1 o en ALTA.

**MUX:** circuitos combinatoriales con varias entradas y una única salida de datos. Están dotados de entradas de control capaces de seleccionar una, y sólo una, de las entradas de datos para permitir su transmisión desde la entrada seleccionada hacia dicha salida.

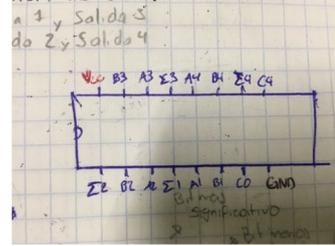
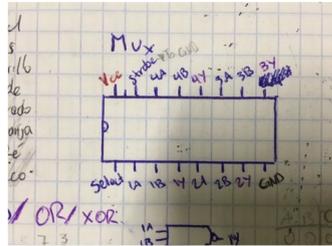
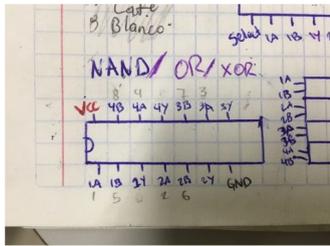
**XOR:** implementa el o exclusivo; es decir, una salida verdadera (1/HIGH) resulta si una, y solo una de las entradas a la puerta es verdadera. Si ambas entradas son falsas (0/LOW) o ambas son verdaderas, resulta en una salida falsa.

**SUM:** circuito digital que realiza la adición de números.

## EXPLICACIÓN DEL DESARROLLO

Antes de comenzar cualquier cosa en el armado de la protoboard, era necesario hacer la simulación en un programa en computadora para ver cómo iba a ser el armado que queríamos hacer. Proceso en el cuál nos tardamos la mayor parte del tiempo y tuvimos las mayores dificultades que se explicarán en el punto siguiente.

En nuestro circuito utilizamos el tipo de conexión PULL-UP, el cual consiste en que conectemos las resistencias a la fuente de voltaje y de las resistencias la señal que queremos mandar, así como también el DIPSWTCH, finalizando con una conexión a tierra.

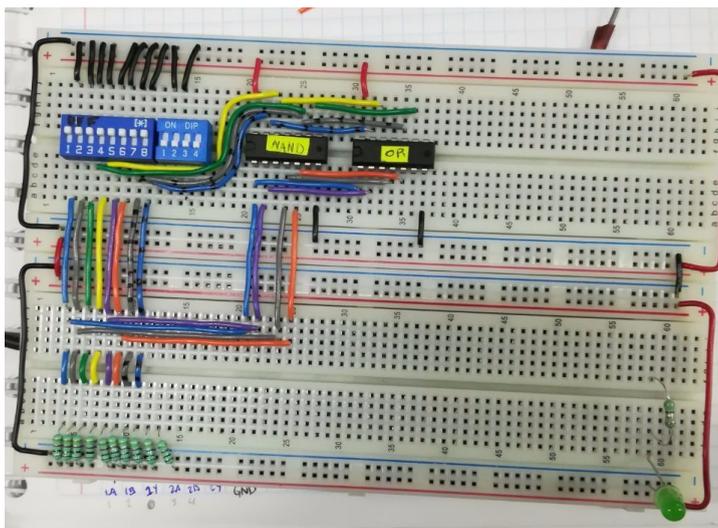


Las compuertas tienen distinto acomodo de en las entradas y salidas. Las compuertas NAND, OR y XOR tienen el mismo acomodo, lo cual fué algo que nos facilitó un poco las cosas al no tener que estar cambiando los diseños. El MUX y el Sumador al tener funciones distintas si tenían un acomodo distinto, pero de fácil comprensión.

Para el armado no quisimos repetir colores para evitar errores por confusiones al momento de hacer el cableado, así que hicimos un pequeño código de colores, que si bien no sigue el código de las resistencias, nos sirvió bastante para tener un orden. El cual es el siguiente:

- |                 |                               |
|-----------------|-------------------------------|
| Rojo-----VCC    | Amarillo rayado-----LSB/C4    |
| Negro-----GND   | Gris rayado-----Mux A1B1      |
| Azul-----1      | Morado rayado-----Mux A2B2    |
| Gris-----2      | Naranja rayado-----Mux A3B3   |
| Verde-----3     | Blanco rayado-----Mux A4B4    |
| Amarillo-----4  | Rojo rayado-----Salida 1 y 3  |
| Morado-----5    | Verde rayado-----Salida 2 y 4 |
| Naranja-----6   |                               |
| Blanco-----7    |                               |
| Azul rayado---8 |                               |

El armado no fué mayor problema, solamente cuidar que las conexiones estuvieran dentro de lo pedido para las prácticas que siguen (quisimos hacerlo así para ver si así era como se iba a estar pidiendo en las futuras prácticas y evitar futuros errores); hubo muchos errores de distracción que se corrigieron en el momento y no pasó nada a mayores.



### PRINCIPALES DIFICULTADES

Dentro de lo que más se nos hizo difícil fue con la simulación, desde que tuvimos que descargar el programa hasta el momento de que no quiera hacer nada nuestro archivo sin saber por qué.

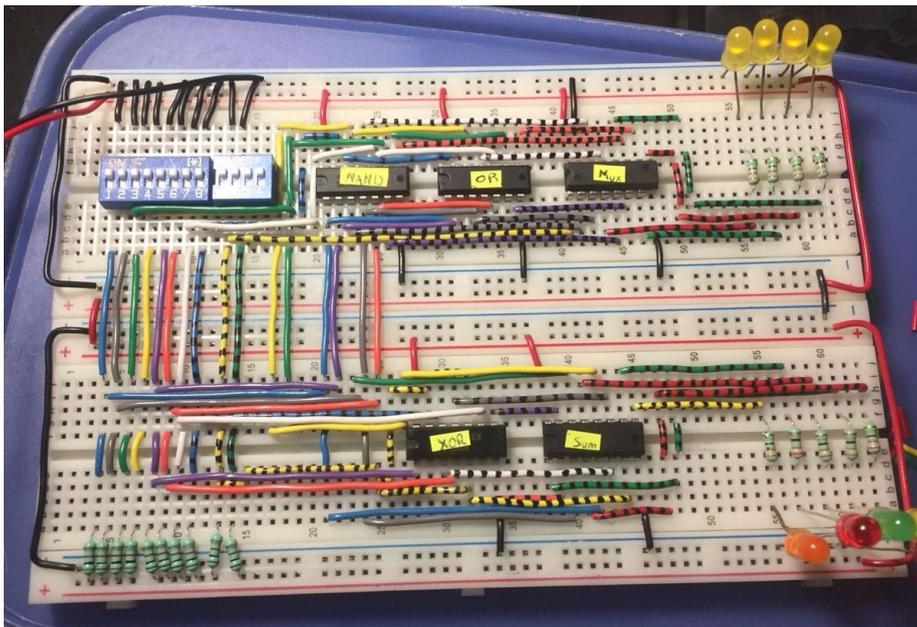
Descargamos varios programas como Proteus (el gratis y el profesional), Multisim y simuladores online para poder hacer nuestra simulación, cosa que no pudimos hacer a tiempo, por que ya que pudimos instalarlo,

tuvimos un poco de conflicto con entender los métodos PULL-UP y PULL-DOWN, así como varios errores al momento de usar los buses de datos y conectar cada salida a su destino.

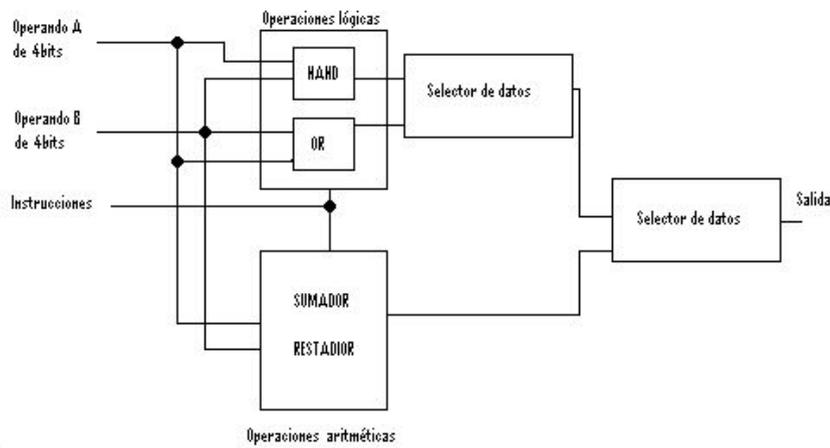
Otro problema fué al momento de probar la proto con el diseño, ya que nos causó un poco de conflicto el hecho de que la lógica fuera que encendiera con cero y se apagara con uno. Una duda que con una simple pregunta se pudo solucionar.

#### APRENDIZAJES OBTENIDOS

Los aprendizajes en esta práctica, más que el conocer cómo trabajan las compuertas lógicas, cosa que ya vimos en la materia de diseño digital, fue el aprender cómo es que trabajan los circuitos, con el sistema tanto PULL-UP como PULL-Down, el que mejor nos parezca. También aprendimos cómo debe de ser el cableado en las futuras prácticas, pero debemos de tomarlo en cuenta no solo para esta materia, sino para tratar de que a futuro, cualquier circuito que hagamos también tenga un orden y sea fácil de corregir en caso de cualquier error.



## DIAGRAMA DE BLOQUES



En el diagrama de bloques proporcionado en la presentación de la práctica 1 se observan las dos entradas de 4 bits entrando a las unidades lógicas y aritméticas. A partir de la línea de instrucciones se selecciona cual de los resultados se va a desplegar con la siguiente combinación:

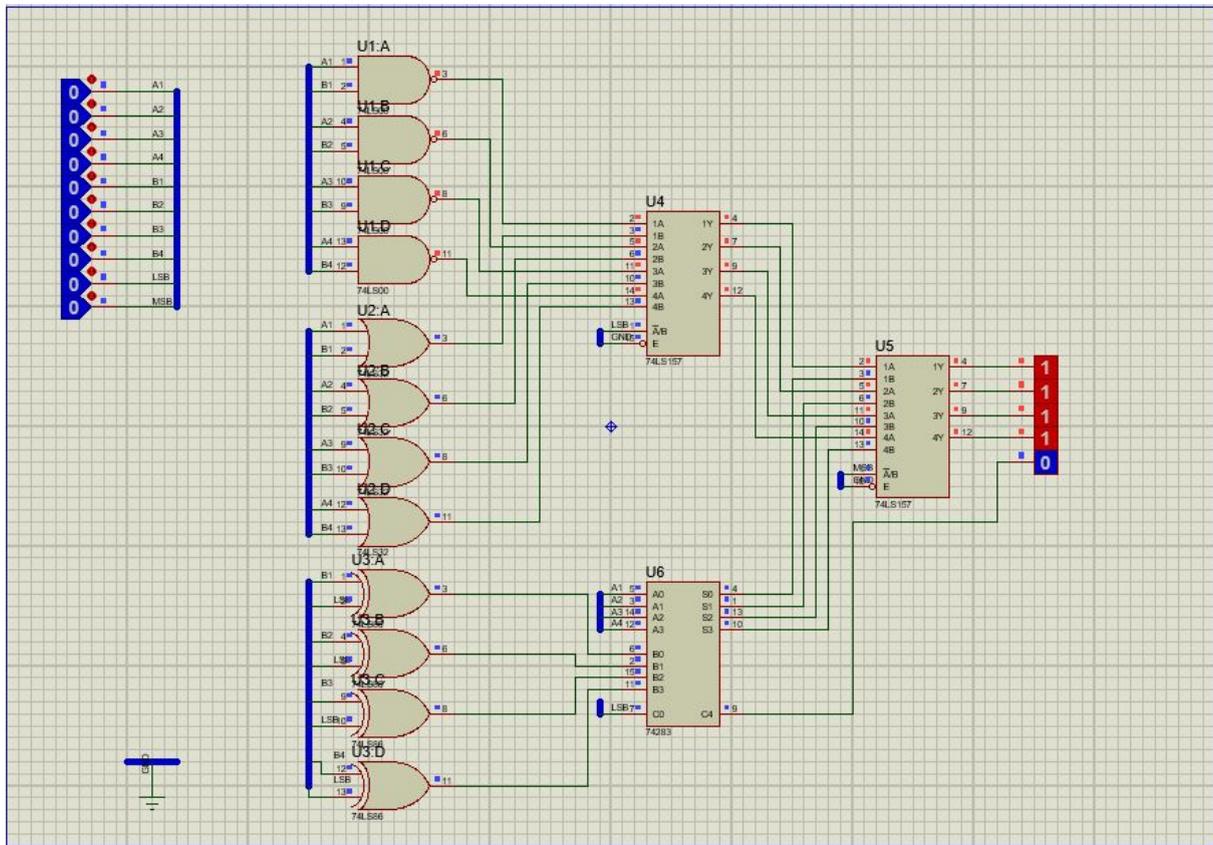
Opcode	Instrucción
00	A NAND B
01	A OR B
10	A + B
11	A - B

Al momento del armado, los selectores de datos se omitieron y las salidas se muestran por medio de 8 LEDs donde se observa al mismo tiempo la salida de la unidad aritmética y la lógica.

En la realidad, las entradas están compuestas por DipSwitch que mandan los datos e instrucciones a una combinación específica de compuertas lógicas que fue explicada anteriormente. A la salida de estas compuertas está un multiplexor que indica en los LEDs amarillos el resultado de las operaciones lógicas y en la parte baja el resultado de la suma o resta.

## DIAGRAMA DE FLUJO

### Diagrama simulación



### Programación Simulación

En primera se utilizaron los LOGICTOGGLE sustituyendo el Dipswitch en esta simulación a los cuales se les conectó un bus especificando cada conexión a las entradas binarias nombrando el primer conjunto de 4 bits desde A1 hasta A4 y lo mismo con el segundo conjunto que se nombró desde B1 hasta B4 y llamando al bit más significativo y al menos significativo como MSB y LSB respectivamente.

Después se añadieron todas las compuertas lógicas tales como NAND, OR y XOR; de las cuales se conectaron a las entradas a través de un bus con sus respectivos conjuntos.

Para las operaciones de suma y resta se agregó un SUMADOR al que se le conectaron a las primeras 4 patas a través de un bus, el primer conjunto de bits (A1-A4); y las siguientes 4 patas fueron conectadas a las salidas de las compuertas XOR. y a la entrada C0 se le conecto el LSB para que indique qué operación se realizará.

A las salidas de las compuertas AND y OR se les conectó al MULTIPLEXOR el cual decidirá qué operación lógica va a realizar a través del LSB y la pata ENABLE se conectó a tierra.

Se colocó un MULTIPLEXOR para finalmente decidir a través del MSB qué operación se va a realizar, si va a ser lógica o aritmética. Esta recibe tanto las salidas del MULTIPLEXOR anterior como las del SUMADOR.

Finalmente en esta simulación se utilizaron los LOGICPROBE en lugar de los LED'S mostrando en 1 cuando está apagado y 0 encendido.

## CONCLUSIONES

Lobato Martínez, Lilia Arceli

Con esta práctica se aclara la utilidad de las compuertas lógicas dentro de sistemas completos así como la importancia de la planeación de un cableado óptimo con la finalidad de identificar y corregir errores de manera sencilla. Como introducción es excelente pues muestra las posibles dificultades con las que nos vamos a ir topando sin tener un nivel de dificultad sumamente elevado.

Naciff Maldonnat, Jorge Karim

El realizar esta práctica me ayudó a poder entender el uno de Proteus y el cómo realizar una simulación. También me sirvió para aprender a cablear de forma más limpia y ordenada y a manejar las compuertas lógicas de mejor manera. Se me complicó al inicio debido a que Proteus era nuevo para mí pero hice lo mejor que pude y logré entenderlo y realizar esta práctica.

Gutierrez Iñiguez, Gustavo

Esta práctica es una introducción hacia nosotros de lo que vamos a estar viendo a lo largo del semestre, de cómo deben de ser las prácticas, las entregas y los reportes, así como una introducción a los de otras carreras a los diseños de circuitos en protoboard. Y aunque estoy seguro que no es una de las prácticas más complicadas de la materia, no debemos dejar de echarle todas las ganas que podamos.

## REFERENCIAS

[https://es.wikipedia.org/wiki/Unidad\\_aritm%C3%A9tica\\_l%C3%B3gica](https://es.wikipedia.org/wiki/Unidad_aritm%C3%A9tica_l%C3%B3gica)

[http://homepage.cem.itesm.mx/garcia.andres/PDF201411/Arquitectura%20Computacional%20\(basis\).pdf](http://homepage.cem.itesm.mx/garcia.andres/PDF201411/Arquitectura%20Computacional%20(basis).pdf)

<http://www.e-gnosis.udg.mx/index.php/e-gnosis/article/view/108>

Asesorías con alumnos de semestres mas arriba